UNIVERSITÀ DI PISA

ARCHITETTURA DEGLI ELABORATORI

MAURIZIO ANGELO BONUCCELLI

Anno accademico	2019/20
CdS	INFORMATICA
Codice	267AA
CFU	9

Moduli	Settore/i	Tipo	Ore	Docente/i
ARCHITETTURE DEGLI ELABORATORI	INF/01	LEZIONI	72	MAURIZIO ANGELO BONUCCELLI

Obiettivi di apprendimento

Conoscenze

Gli studenti acquisiranno una buona conoscenza dei fondamenti scientifici e tecnologici delle architetture dei sistemi di elaborazione che permetterà loro di capire le caratteristiche dei diversi livelli dei sistemi di elaborazione, le loro relazioni con gli strumenti di programmazione e la strutturazione dei sistemi in termini di moduli concorrenti e cooperanti.

Modalità di verifica delle conoscenze

Gli studenti dimostreranno le loro capacità utilizzando le diverse metodologie di risoluzione dei problemi presentate e discusse durante le lezioni per risolvere problemi relativi alla progettazione di semplici moduli e alla determinazione delle loro performance. La parte scritta dell'esame permette anche di verificare le capacità dello studente nella presentazione delle metodologie applicate e dei risultati ottenuti.

Metodi per la verifica

- Test periodici
- Prova finale scritta e orale

Ulteriori informazioni:
Sono previste due prove di verifica intermedia. Se superate entrambe con esito positivo, le prove intermedie sostituiscono la prova d'esame scritta.

Capacità

Gli studenti svilupperanno capacità di analisi e progettazione di semplici sistemi di elaborazione.

Modalità di verifica delle capacità

- Home work con auto valutazione
- Prove di verifica intermedie
- Prova scritta e prova orale

Prerequisiti (conoscenze iniziali)

Linguaggi di programmazione imperativi, complesità di algoritmi, semplici nozioni di analisi matematica.

Indicazioni metodologiche

Lezioni frontali
Attività di apprendimento:

- frequentazione delle lezioni
- partecipazione a seminari

- partecipazione a discussioni
- studio individuale

Frequenza: raccomandata
Metodi di insegnamento:

- Lezioni frontali
- Seminari
- Apprendimento guidato da obiettivi, problemi e quesiti.

Programma (contenuti dell'insegnamento)

1. Fondamenti dei sistemi di elaborazione
2. Livello Firmware
3. Livello della macchina assembler
4. Livello dei processi
5. Architettura base e performance del processore
6. Gerarchie di memoria
7. Fondamenti di sistemi paralleli
8. Parallelismo a livello di istruzioni (ILP)
9. Introduzione ai multiprocessori

Bibliografia e materiale didattico

Libro di testo:

- M. Vanneschi, Architettura degli Elaboratori. Pisa University Press, seconda edizione, 2013

Letture consigliate:

- M. Danelutto, Introduzione a Verilog, 2015, PDF available from the web page
- Harris and Harris, Digital Design and Computer Architecture, 2017, Morgan Kaupfmann
- D.A. Patterson, J.L. Hennessy, Computer Organization & Design – The Hardware/Software Interface. Morgan Kaufmann Publishers.
- G. B. Gerace, La Logica dei Sistemi di Elaborazione. Editori Riuniti.

Indicazioni per non frequentanti

Le lezioni, registrate, veranno rese disponibili via WEB

Modalità d'esame

Prova scritta e orale

Ultimo aggiornamento 02/09/2019 10:39