UNIVERSITÀ DI PISA

ELEMENTI DI ELETTRONICA APPLICATA

FEDERICO BARONTI

Academic year	2023/24
Course	INGEGNERIA GESTIONALE
Code	495II
Credits	6

Modules	Area	Type	Hours	Teacher(s)
ELEMENTI DI ELETTRONICA APPLICATA	ING-INF/01	LEZIONI	60	FEDERICO BARONTI SALVATORE SURDO

Obiettivi di apprendimento

Conoscenze
Lo studente che seguirà con successo il corso, acquisirà conoscenze di base sui dispositivi e sistemi elettronici per l'elaborazione delle informazioni.

Modalità di verifica delle conoscenze
Domande in forma orale mirate a verificare la comprensione e la padronanza degli argomenti trattati nel corso.

Capacità
Capacità di comprendere l'architettura di un sistema elettronico per l'elaborazione delle informazioni e di valutare e analizzare criticamente le scelte progettuale per la progettazione dei blocchi principali, sia analogici che digitali del sistema.

Modalità di verifica delle capacità
Risoluzione di semplici problemi di analisi e sintesi di circuiti analogici e reti logiche.

Comportamenti
È suggerita la partecipazione attiva alle lezioni del corso.

Modalità di verifica dei comportamenti
Durante le lezioni sono poste domande per stimolare la discussione degli argomenti trattati nella lezione e proposti problemi da risolvere in modo autonomo.

Prerequisiti (conoscenze iniziali)
Conoscenze acquisite nei corsi di analisi matematica, fisica, elettrotecnica e teoria dei controlli.

Indicazioni metodologiche
È suggerita la partecipazione attiva alle lezioni, lo studio e l'analisi critica degli argomenti trattati tra una lezione e la successiva e la risoluzione dei problemi proposti al termine delle lezioni.

Programma (contenuti dell'insegnamento)
Breve storia dell'elettronica. Legge di Moore. Definizione di un sistema elettronico di elaborazione delle informazioni. Concetto di segnale analogico e digitale. Concetto di rumore. Conversione A/D.
Materiali per elettronica: metalli, semiconduttori e isolanti. Conduzione nei metalli. Semiconduttori intrinseci. Drogaggio. Legge di azione di massa. Modello di deriva e diffusione.
Diodo a giunzione pn. Equazione di Shockley. Limiti dell'equazione di Shockley del diodo. Dipendenza dalla temperatura. Breakdown. Metodo grafico per risoluzione circuito con un bipolo non lineare. Modelli per grandi e piccoli segnali di un diodo. Metodo di risoluzione circuiti a diodi. Circuito tagliatore. Porta AND a diodi. Porta OR a diodi. Raddrizzatore a singola semionda. Filtro capacitivo. Rivelatore di inviluppo. Raddrizzatore a singola semionda. Filtro capacitivo. Rivelatore di inviluppo. Raddrizzatore a doppia semionda con trasformatore a presa centrale. Ponte di Graetz. Circuiti fissatori a diodo.
Definizione di regolatore di tensione: parametri di merito. Regolatore parallelo con diodo zener.

Richiami sui sistemi lineari tempo-invarianti. Cenni alla serie di Fourier e alla trasformata continua di Fourier. Spettro di un segnale. Risposta in frequenza.
Definizione di amplificatore. Circuiti a 2-porte. Modello a parametri ibridi. Ipotesi unidirezionalità. Trasformazione tra modelli equivalenti (nell'ipotesi di unidirezionalità). Effetto della resistenza di sorgente e carico. Classificazione degli amplificatori.
Definizione di amplificatore operazionale e amplificatore differenziale. CMRR. Saturazione della tensione di uscita. Metodo del corto circuito virtuale. Amplificatore non invertente, invertente, sommatore, differenziale e integratore. Circuito derivatore con operazionale. Definizione dello slew rate. Risposta in frequenza degli operazionali compensati e non compensati. Definizione di prodotto guadagno banda. Effetto del polo dominante sulla funzione di trasferimento del non invertente.
Richiami ai sistemi retroazionati. La reazione nei circuiti elettronici. Tipologie di prelievo dell'uscita e di confronto in ingresso. Effetto della reazioni sulle resistenze di ingresso e di uscita.
Definizione di filtro. Filtri passivi e attivi. Risposta in frequenza ideale dei filtri passa basso, passa alto, passa banda, reiezione di banda e passa tutto. Maschera di un filtro reale: esempio passa basso. Filtri passa basso e passa alto del primo rodine realizzati con resistenza e capacità. Funzione biquadratica. Cella di Sallen-Key passa basso.
Principio di funzionamento del transistore bipolare. Regioni di funzionamento. Modello per grandi segnali del transistore bipolare nelle tre regioni di funzionamento. Modello linearizzato per piccoli segnali del transistore bipolare. Esempio rete di polarizzazione. Retta di carico.
Principio di funzionamento dei MOSFET. Modello quadratico per grandi segnali. Modello per piccoli segnali in zona di saturazione. Polarizzazione MOSFET. Caratteristiche e modello transistore PMOS. Cenni storici alle tecnologie digitali. Inverter CMOS. Analisi punti estremi della caratteristica ingresso-uscita. Cenno alla potenza dinamica.
Definizione di sistemi digitale. Livelli di astrazione, evoluzione e scaling. Definizione algebra booleana. Algebra delle commutazioni: definizioni, operazioni, principio di dualità, postulati e teoremi.
Generalità e classificazione di reti logiche. Limiti del modello. Porte logiche AND, OR, NOT, BUFFER, NAND, NOR. Porte degeneri: generatori di costanti. Altre porte logiche: XOR, XNOR
Generalizzazione AND e OR a 4 e 8 ingressi. Universalità delle porte NAND e NOR. Modello per reti combinatorie. Scomposizione reti combinatorie con M>1 uscite. Reti combinatorie significative: decoder, decoder con enable, demux e mux. Mux come rete combinatoria universale.
Modello universale per reti combinatorie a 2 livelli di logica. Definizioni di forma canionica SP e PS. Definizioni mintermine, implicante e implicante principale. Sintesi a costo minimo: definizione, obiettivo, metriche di costo. Mappe di Karnaugh: introduzione, definizioni, mappe a 1,2,3 e 4 variabili.
Mappe di Karnaugh: ricerca di sottocubi principali e liste di copertura non ridondanti. Esempi di utilizzo delle mappe per sintesi SP. Sintesi in presenza di non-specificato (con esempio). Sintesi in forma PS (con esempio). Sintesi in forma NAND-NAND. Sintesi in formaNOR-NOR.
Elemento di memoria bistabile. Latch SR. Latch SR con enable. D-Latch. FF D Edge-Triggered: generalità, temporizzazione, architettura master-slave. Registri. Concetto di rete sequenziale. RS asincrona vs sincronizzata.
Definizione di RS sincronizzata. Segnale di clock: definizione, caratteristiche e condizioni sul periodo. Condizioni periodo di clock (registro-logica-registro). Modelli per RSS. Macchina di Moore: definizione, architettura, temporizzazione e caratteristiche. Macchina di Mealy: definizione, architettura, temporizzazione e caratteristiche. Raffronto Mealy vs Moore. Modello di Mealy ritardato: definizione e caratteristiche.
Flusso di progettazione e sintesi di RSS. Grafo di flusso, tabella di flusso, tabella transizioni, codifica stati, utilizzo K-Map. Esempio di progettazione e sintesi di riconoscitore di sequenza con modello Moore e Mealy. Cenni su sintesi di RSS complesse: parte operativa e parte controllo.

Bibliografia e materiale didattico

Il materiale didattico è reso disponibile sul portale e-learning della Scuola di Ingegneria dell’Università di Pisa.

Indicazioni per non frequentanti

Gli argomenti trattati nelle varie lezioni del corso sono disponibili nel registro delle lezioni consultabile su UNIMAP. Il materiale didattico è disponibile sul portale e-learning della Scuola di Ingegneria dell’Università di Pisa. Possibilità di usufruire del ricevimento per il chiarimento di eventuali dubbi, che possono emergere durante lo studio della materia.

Modalità d'esame

Prova orale durante la quale è verificata la conoscenza e la capacità di esporre con linguaggio appropriato gli argomenti del corso. La prova orale prevede la risoluzione di semplici problemi in forma scritta.

Ultimo aggiornamento 31/07/2023 11:31